

概述

PN7136 是一款具有三相独立输出的高压、高速功率 MOSFET 和 IGBT 高低侧驱动芯片。其浮地通道能工作在 600V 的高压下，可用于驱动 6 个 N 型功率 MOSFET 或 IGBT 构成的三相桥结构。该芯片逻辑输入电平兼容低至 3.3V 的 CMOS 或 LSTTL 逻辑输出电平。该芯片可以通过外部电流感应电阻传送信号对六个输出进行关断，实现过流保护功能。使能端可以同时关断六个输出通道。故障端信号用于提示过流或者欠压情况的发生，过流信号的自动清除时间可以通过外部可编程的 RC 延时网络提供。输出具有大电流脉冲能力。传输延时具有匹配性，以简化在高频下的应用。

特征

- 高压范围达 +600 V
- 3.3 V 逻辑兼容
- 抗 dV/dt 能力 ±50 V/nsec
- 自举工作的浮地通道
- 栅驱动电压范围 10V~20V
- 高低侧欠压保护 (UVLO) 功能
- 防直通逻辑
- 过流关断所有通道
- 外部可编程的自动清除错误信号时间
- 独立的三相驱动
- 抗-5V 瞬态负 Vs 能力
- 高低侧通道均延时匹配

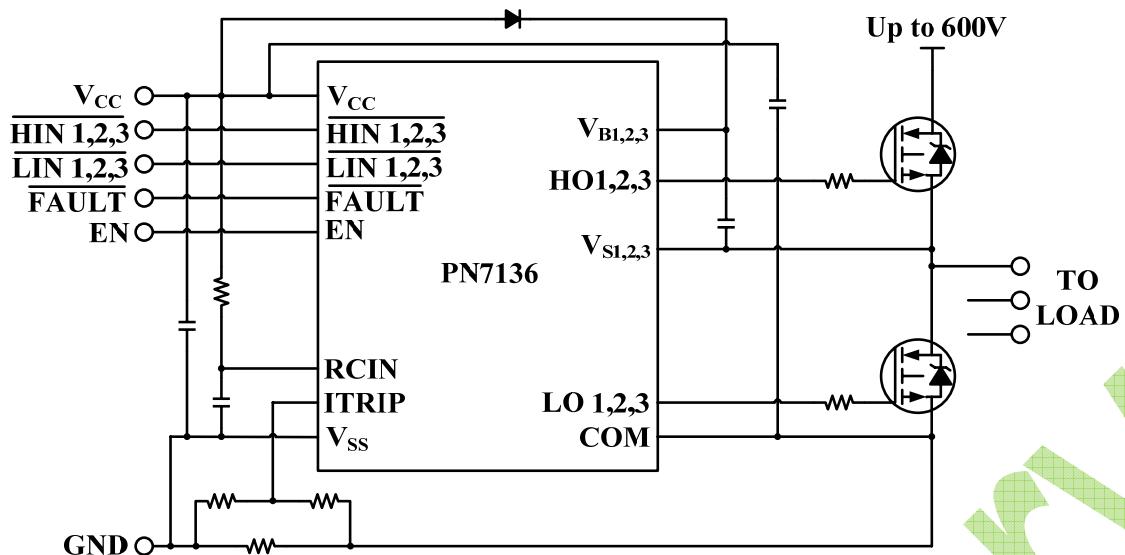
应用

- 电机驱动
- 空调/洗衣机
- 通用逆变器
- 微小/迷你逆变器驱动

典型应用

封装/订购信息

Part number	Order Code	Package
PN7136	PN7136SAC-R1	SOIC28

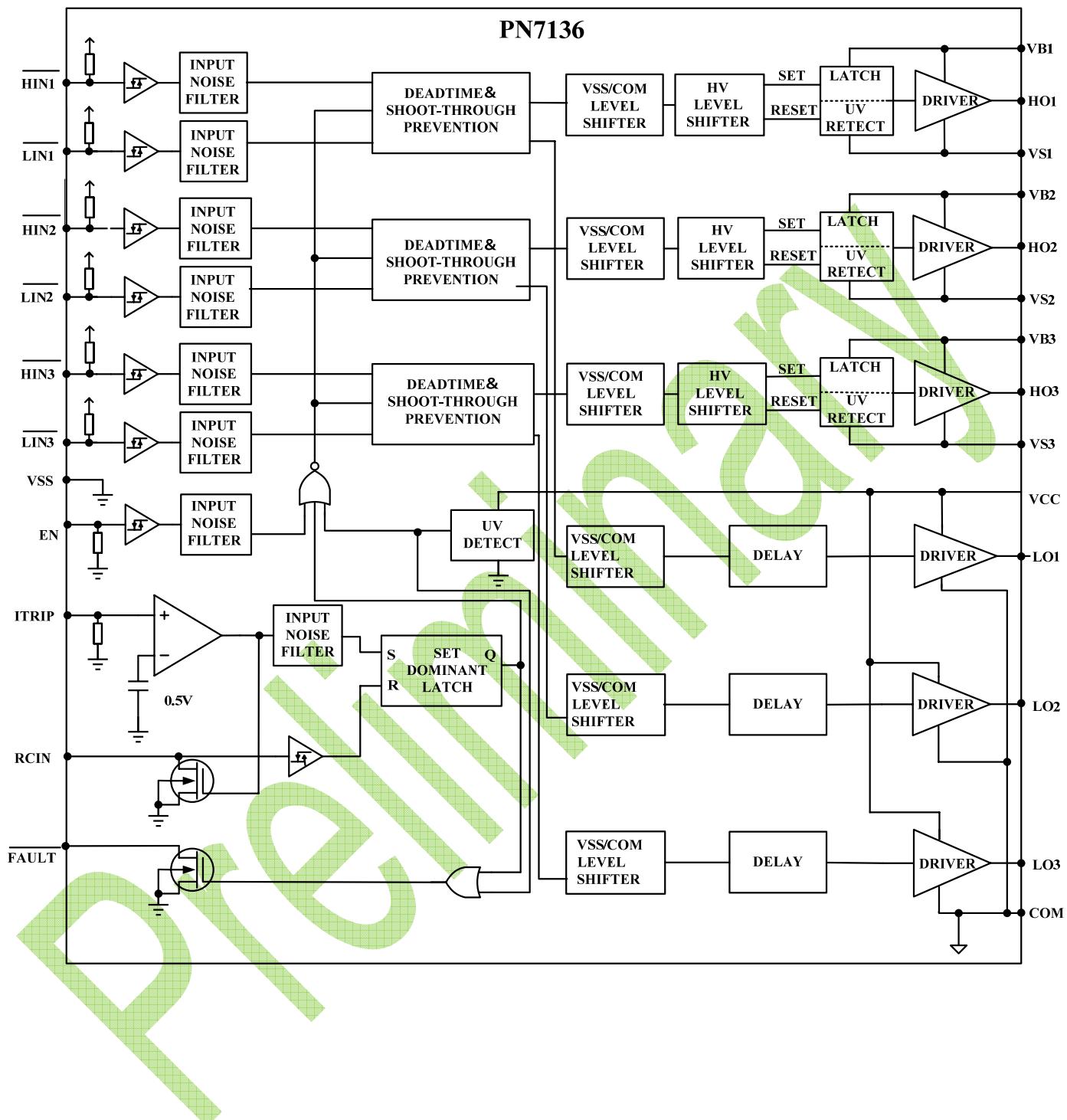


Preliminary

管脚定义

管脚标号	管脚名	管脚描述
1	VCC	电源
2	HIN1	1相高侧信号输入
3	HIN2	2相高侧信号输入
4	HIN3	3相高侧信号输入
5	LIN1	1相低侧信号输入
6	LIN2	2相低侧信号输入
7	LIN3	3相低侧信号输入
8	FAULT	提示过流(ISTRIP)或者低侧欠压
9	ISTRIP	过流关断输入信号
10	EN	使能端输入
11	RCIN	外部用于定义错误信号清除时间的 RC 网络输入
12	VSS	地
13	COM	地
14	LO3	3相低侧输出, 与 LIN3 反相
15	LO2	2相低侧输出, 与 LIN2 反相
16	LO1	1相低侧输出, 与 LIN1 反相
18	VS3	3相高侧浮动地
19	HO3	3相高侧输出, 与 HIN3 反相
20	VB3	3相高侧浮动电源
22	VS2	2相高侧浮动地
23	HO2	2相高侧输出, 与 HIN2 反相
24	VB2	2相高侧浮动电源
26	VS1	1相高侧浮动地
27	HO1	1相高侧输出, 与 HIN1 反相
28	VB1	1相高侧浮动电源

电路框图



极限工作范围 [Note1]

符号	参数	最小值	最大值	单位
$V_{B1,2,3}$	High side floating supply	-0.3	625	V
$V_{S1,2,3}$	High side floating supply return	$V_B - 25$	$V_B + 0.3$	
$V_{HO,1,2,3}$	High side gate drive output	$V_S - 0.3$	$V_B + 0.3$	
V_{CC}	Low side and main power supply	-0.3	25	
$V_{LO1,2,3}$	Low side gate drive output	-0.3	$V_{CC} + 0.3$	
V_{IN}	Logic input of HIN & LIN	-0.3	$V_{CC} + 0.3$	
V_{SS}	Logic ground	$V_{CC} - 25$	$V_{CC} + 0.3$	
V_{RCIN}	RCIN input voltage	V_{SS}	V_{CC}	
V_{FLT}	FAULT output voltage	$V_{SS} - 0.3$	$V_{CC} + 0.3$	
dV_S/dt	Allowable Offset Supply Voltage Transient	—	50	V/ns
ESD	HBM Model	2.5	—	kV
	Machine Model	200	—	V
P_D	Package Power Dissipation @ TA $\leq 25^\circ C$	28 Lead SOIC	—	0.625 W
R_{thJA}	Thermal Resistance Junction to Ambient	28 Lead SOIC	—	$^\circ C / W$
T_J	Junction Temperature	—	150	$^\circ C$
T_S	Storage Temperature	-55	150	
T_L	Lead Temperature (Soldering, 10 seconds)	—	300	

Note 1: 超过规定范围将损坏芯片。

适用工作范围

符号	参数	最小值	最大值	单位
$V_{B1,2,3}$	High side floating supply	$V_S + 10$	$V_S + 20$	V
$V_{S1,2,3}$	High side floating supply return	-	600	
$V_{HO1,2,3}$	High side gate drive output voltage	$V_{S1,2,3}$	$V_{B,1,2,3}$	
V_{CC}	Low side supply	10	20	
$V_{LO1,2,3}$	Low side gate drive output voltage	0	V_{CC}	
V_{IN}	Logic input voltage(HIN & LIN)	0	V_{CC}	
V_{SS}	Logic ground	-5	5	
V_{RCIN}	RCIN input voltage	V_{SS}	V_{CC}	
V_{FLT}	FAULT output voltage	V_{SS}	V_{CC}	
T_A	Ambient temperature	-40	125	$^\circ C$

动态电气特性

V_{BIAS} (V_{CC}, V_{BS}) = 15V, $V_{S1,2,3} = V_{SS} = COM$, $C_L = 1000 \text{ pF}$ and $T_A = 25^\circ\text{C}$ unless otherwise specified.

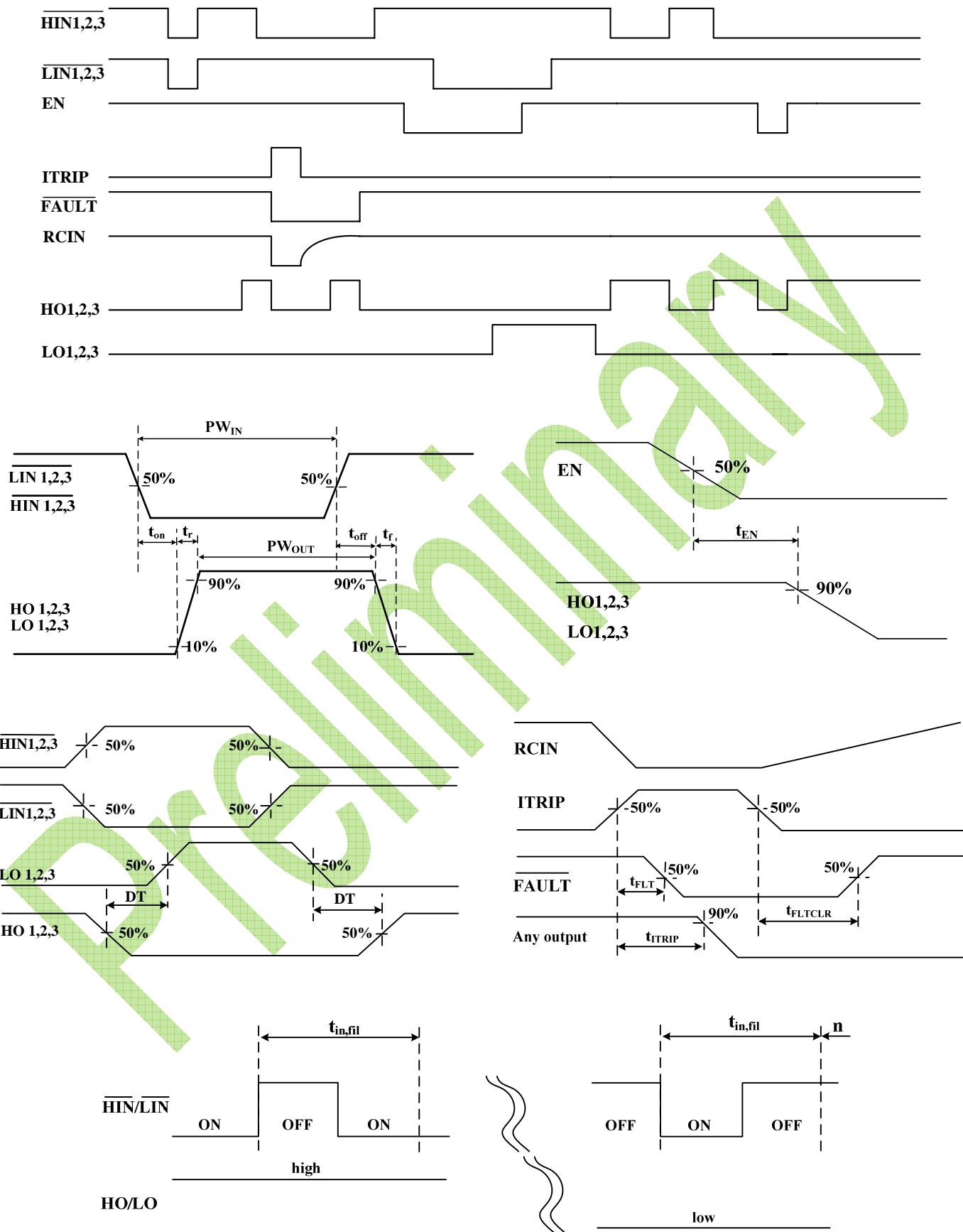
符号	参数	最小值	典型值	最大值	单位
t_{onH}	High side turn-on propagation delay	300	540	750	ns
t_{offH}	High side turn-off propagation delay	300	540	750	
t_{onL}	Low side turn-on propagation delay	300	540	750	
t_{offL}	Low side turn-off propagation delay	300	540	750	
t_r	High side Turn-on rise time	—	90	170	
t_r	Low side Turn-on rise time	—	90	170	
t_f	High side Turn-off fall time	—	40	90	
t_f	Low side Turn-off fall time	—	40	90	
t_{EN}	ENABLE low to output shutdown propagation delay	300	460	650	
t_{ITRIP}	ITRIP to output shutdown propagation delay	500	700	1200	
t_{bl}	ITRIP blanking time	—	400	—	
t_{FLT}	ITRIP to FAULT propagation delay	300	600	—	
t_{FLTIN}	Input filter time (HIN, LIN)	200	350	510	ms
$t_{filterEN}$	Input filter time (EN)	100	200	—	
t_{FLTCLR}	FAULT clear time RCIN: $R = 2 \text{ M}\Omega$, $C = 1\text{nF}$	1.3	1.90	2.5	
DT	Deadtime	190	300	420	
MT	Matching delay ON and OFF	—	15	50	
MDT	Matching delay, max (t_{on}, t_{off}) - min (t_{on}, t_{off}), (t_{on}, t_{off} are applicable to all 3 channels)	—	20	50	ns
PM	Output pulse width matching	—	40	80	

静态电气特性

V_{BIAS} (V_{CC} , V_{BS}) = 15V, T_A = 25°C unless otherwise specified.

符号	参数	最小值	典型值	最大值	单位
V_{IH}	Logic "1"(HIN & LIN) input voltage	2.5	—	—	V
V_{IL}	Logic "0" (HIN & LIN) input voltage	-	-	0.8	
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	-	-	0.3	
V_{OL}	Low level output voltage, V_O	-	-	0.3	
$V_{EN,TH+}$	Enable positive going threshold	—	—	2.5	
$V_{EN,TH}$	Enable negative going threshold	0.8	—	—	
$V_{IT,TH+}$	ITRIP positive going threshold	0.37	0.46	0.55	
$V_{IT,HYS}$	ITRIP input hysteresis	—	0.07	—	
$V_{RCIN,TH+}$	RCIN positive going threshold	—	8	—	
$V_{RCIN,HYS}$	RCIN input hysteresis	—	3	—	
$V_{IN,CLAMP}$	Input clamp voltage (HIN, LIN, ITRIP and EN)	—	5.6	—	μA
I_{QCC}	Quiescent V_{CC} supply current	—	1	3	
I_{QB5}	Quiescent V_B supply current	—	42	120	
I_{LK}	Leakage current from $V_S(600V)$ to GND	—	—	50	
I_{IN+}	Logic "1" input bias current	—	120	150	
I_{IN-}	Logic "0" input bias current	—	160	200	
I_{EN+}	"High" ENABLE input bias current	—	4.5	40	
I_{EN-}	"Low" ENABLE input bias current	—	—	1	
I_{ITRIP+}	"High" ITRIP input bias current	—	4.5	40	
I_{ITRIP-}	"Low" ITRIP input bias current	—	—	1	
I_{RCIN}	RCIN input bias current	—	—	1	V
V_{CCU+}	V_{CC} supply UVLO threshold	8	8.9	9.8	
V_{CCU-}		7.4	8.2	9.0	
V_{BSU+}	V_{BS} supply UVLO threshold	8	8.9	9.8	
V_{BSU-}		7.4	8.2	9	
I_{O+}	Output high short circuit pulsed current	—	300	—	mA
I_{O-}	Output low short circuit pulsed current	—	600	—	
R_{on_RCIN}	RCIN low on resistance	—	42	100	
R_{on_FAULT}	FAULT low on resistance	—	42	100	Ω

逻辑功能&时序定义

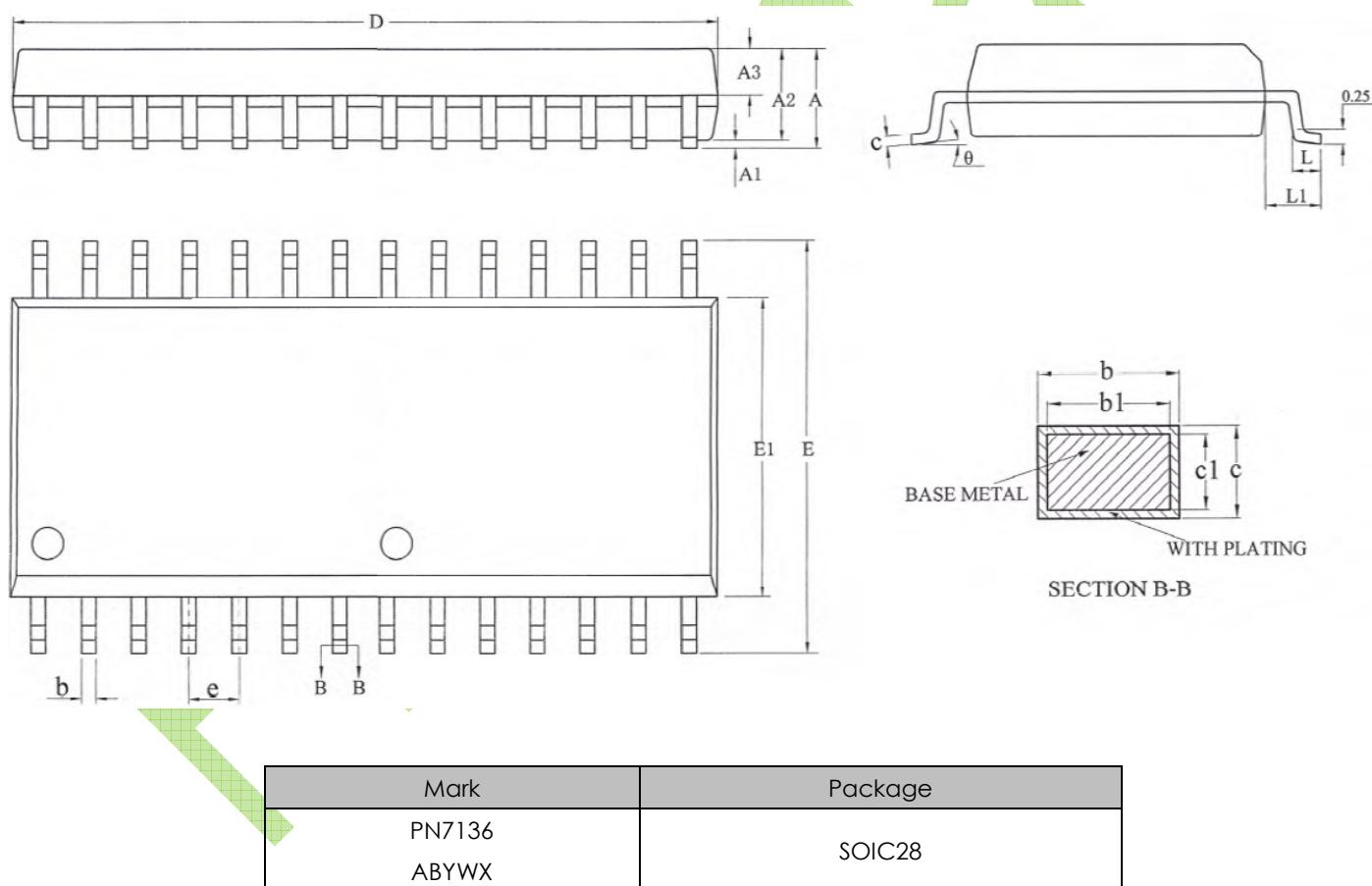


封装信息

SOIC28 封装尺寸

尺寸 符号	最小值(mm)	典型值(mm)	最大值(mm)	尺寸 符号	最小值(mm)	典型值(mm)	最大值(mm)
A	-	-	2.65	D	17.89	18.09	18.29
A1	0.10	-	0.30	E	10.10	10.30	10.50
A2	2.25	2.30	2.35	E1	7.30	7.50	7.70
A3	0.97	1.02	1.07	e		1.27BSC	
b	0.39	-	0.48	L	0.70	-	1.00
b1	0.38	0.41	0.43	L1		1.40BSC	
c	0.25	-	0.31	θ	0	-	8°
c1	0.24	0.25	0.26				

SOIC28 封装外观



Note: AB: 品名码, Y: 年码; W: 周码; X: 封装码

重要声明

芯朋微电子股份有限公司保留更改规格的权利，恕不另行通知。芯朋微电子股份有限公司对任何将其产品用于特殊目的的行为不承担任何责任，芯朋微电子股份有限公司没有为用于特定目的的产品提供使用和应用支持的义务。芯朋微电子股份有限公司不会转让其专利许可以及任何其他的相关许可权利。

Preliminary