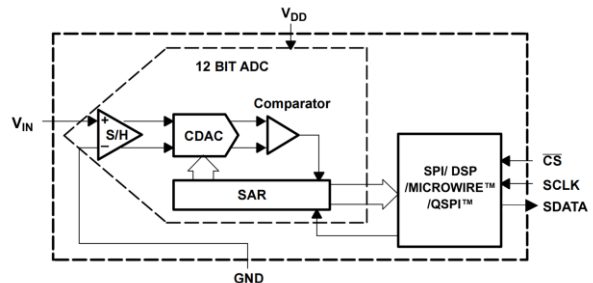


产品规格书

主要特征

- 3.3 V—5.25 V 单电源供电，自动关断
- 超低功耗（典型值）
 - 1.10mW（3.3 V，250 KSPS）
 - 2.80mW（5.0 V，250 KSPS）
- 最高采样速率 250 KSPS
- 误差 $\pm 0.5\text{LSB INL}$ ， $\pm 0.5\text{LSB DNL}$
- 12 位分辨率，无失码
- $0-V_{DD}$ 单极单通道输入
- SPI/DSP/MICROWIRE™/QSPI™兼容串行接口
- 6 引脚 SOT-23 封装（现货）
- 6 引脚 SC-70 和 8 引脚 MSOP 封装（计划）



原理图

应用领域

- 电池供电系统
 - 个人数字设备
 - 医疗仪器
 - 移动通信
- 仪表和控制系统
- 数据采集系统
- 高速调制解调器
- 光学传感器



封装效果图

产品亮点

1. 无流水线周期延迟。
2. 超低功耗。最高可达 250KSPS，在 5 V、250 KSPS 的工作电压下典型功耗为 2.8mW。
3. 便捷的电源/串行时钟速度管理。转换速率由串行时钟决定，可以通过增加串行时钟速度来减少转换时间。转换后的自动断电可以在断电时降低平均功耗。

XC7920 是 12 位的 ADC (Analog-to-Digital Converter) 芯片，即模拟数字转换器，具有超低功耗、小尺寸、单极性、单端输入的基本特征。产品采用 3.3 V - 5.25 V 单电源供电，采样速率最高可达 250KSPS。XC7920 采用 6 引脚 SOT-23 封装，工作温度范围为 -40℃ 至 85℃。

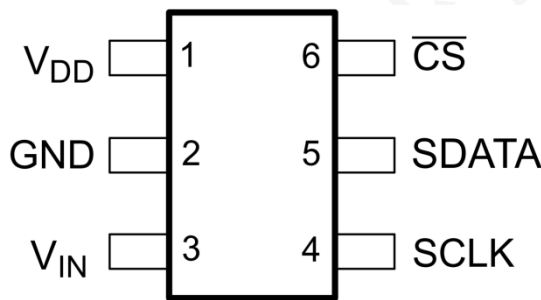
XC7920 可 pin-to-pin 替代 AD7920，而且动态功耗不到其 1/3，从而显著延长了电池的工作时间。

XC7920—超低功耗 3.3 V - 5.25 V 工作电压 250KSPS 12 位模数转换器(ADC)

1.主要技术参数

- 3.3 V - 5.25 V 单电源供电
- 最高采样速率 250 KSPS
- 超低功耗（典型值）
 - 1.10mW（3.3V，250KSPS）
 - 2.80mW（5.0V，250KSPS）
- 12 位分辨率，无失码
- 微分非线性误差(DNL): ± 0.5 LSB
- 积分非线性误差(INL): ± 0.5 LSB
- 信噪比失真(SNR): 71.5 dB @100 KHz
- 总谐波失真(THD): -81 dB @100 KHz
- SPI/DSP/MICROWIRE™/QSPI™兼容串行接口
- 无流水线周期延迟
- 自动关断
- 单极单通道输入，0 V 至 V_{DD} 范围
- 6 引脚 SOT-23 封装

2.引脚配置

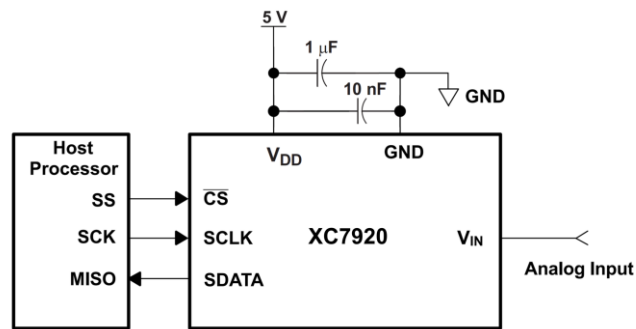


引脚图

引脚		描述
名称	序号	
V_{DD}	1	电源输入。该设备的 V_{DD} 范围是从 3.3V 到 5.25V。
GND	2	模拟输入信号接地。所有模拟和数字信号都以此引脚为基准。
V_{IN}	3	单极模拟信号输入。输入范围为 0 到 V_{DD} 。
SCLK	4	串行时钟输入。该时钟用于输出数据，也是转换时钟的来源。
SDATA	5	这是转换结果的串行数据输出。串行流以 MSB 优先。
$\overline{CS}$	6	片选信号，低电平有效，用于对 SCLK 输入进行选通、启动转换和对输出数据进行帧处理。

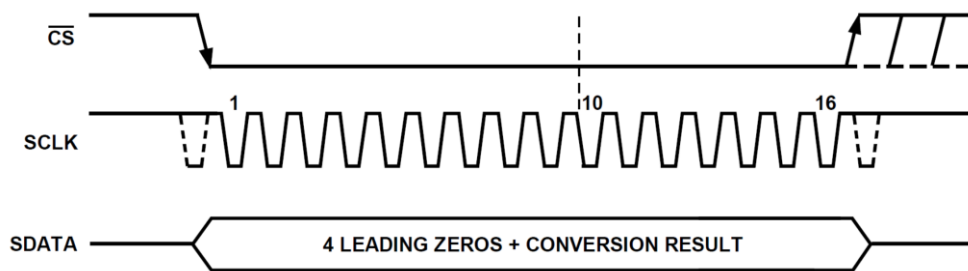
3.典型连接

XC7920 的典型连接电路，请参见下图。电源应来自稳定的供电设备，如 LDO。1 μ F 和 10nF 耦合电容应尽可能靠近 XC7920 引脚。始终将 V_{DD} 电源设置为大于或等于最大 V_{IN} 输入信号，以避免最大转换码饱和。



电路连接图

4.时序图



时序图

正常模式时序。在 $\overline{CS}$ 引脚降低时并提供串行时钟 SCLK 信号，XC7920 即可启动一个转换周期，如图所示。设备在转换过程中输出数据，数据都是 MSB 格式，XC7920 在 4 个前导零后输出 12 位转换后的数据。在 SCLK 的第 16 个下降沿，SDATA 进入三态，转换周期结束。

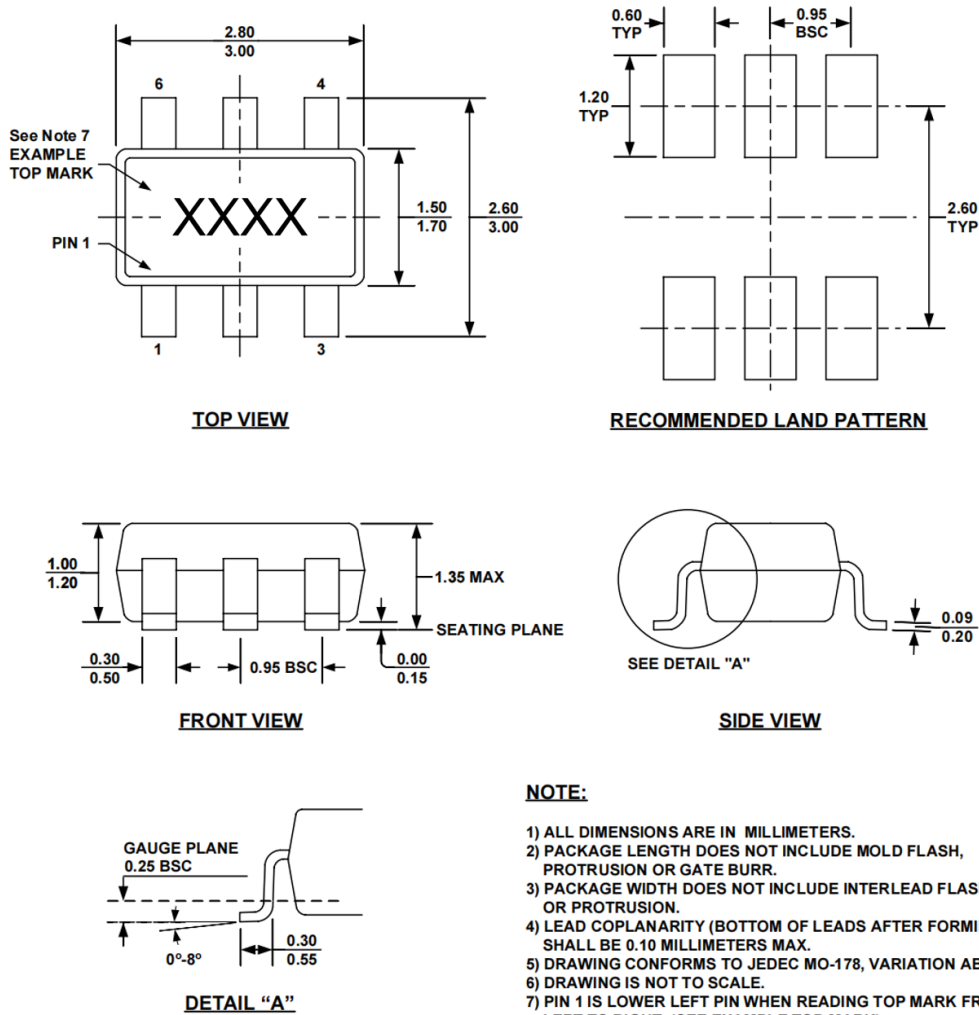
$\overline{CS}$ 在 16 个时钟 SCLK 过后拉高，直到 SDATA 进入三态后的时间 $1\mu s$ 结束，再次将 $\overline{CS}$ 拉低即可开始下一次转换。

5.省电模式

XC7920 系列具有自动断电功能。在关闭所有电路之后，转换器在这种模式下通常只消耗很小的电流。当出现 $\overline{CS}$ 下降沿时，设备自动唤醒。然而，只有当 SCLK 的第三个下降沿出现，所有的功能块才完全启动。经过 XC7920 的 SCLK 的第 16 个下降沿，设备检测到转换结束，设备就会又自动断电。如果 $\overline{CS}$ 在第 10 个 SCLK 之前被拉高，XC7920 就会中止正在进行的数据转换过程，转换器将强迫进入断电模式，并且在接下来的一次转换中没有有效数据。

SCLK 的频率越高，转换器在固定吞吐率下消耗的功耗就越低，因为在固定的时间段内转换时间越短，即转换器在每个转换周期中更多地处于自动断电模式。对于特定的 SCLK 频率，采样时间（ $\overline{CS}$ 下降沿到 SCLK 的第三个下降沿）和转换时间（四个前导零加上 12 个 SCLK 周期）是固定的，所以较低的吞吐量时（即总的转换周期延长）增加了断电所占的时间比例，从而使功耗降低结果。

6.封装示意图



7.注意事项

1. 拆封的 IC、管装 IC 等必须放在干燥柜内储存，干燥柜内湿度<20% R.H.
2. 存取后都以静电包装防护袋保存元件。
3. 防静电损伤：器件为静电敏感器件，传输、装配、测试过程中应采取充分的防静电措施。
4. 用户在使用前应进行外观检查，电路底部、侧面、四周光亮方可进行焊接。如出现氧化可采去氧化手段对电路进行处理，处理完成电路必须在 12 小时内完成焊接。